



## **Отечественная вычислительная платформа повышенной производительности, точности и живучести, синтезируемая методом интерактивной графической интерпретации алгоритмически-ориентированных архитектур\***

*Совместно с Г.М. Алакозом, С.И. Пляскотой*

В декабре прошлого года на заседании Совета главных конструкторов холдинга «Высокоточные комплексы» были позитивно оценены перспективы воссоздания уникальной отечественной вычислительной платформы повышенной производительности, точности и живучести, предназначенной для решения в реальном времени информационных задач, сопровождающих современные разведывательно-ударные боевые действия. К числу таких задач традиционно относят видеобработку, визуализацию радиолокационных массивов, криптографические задачи скоростного сбора, обработки и передачи больших потоков данных, задачи искусственного интеллекта, распознавание сложных образов и др.

В ходе последующих контактов и дискуссий с разработчиками конкретной бортовой аппаратуры появился ряд вопросов, которые послужили основой для написания настоящей статьи. Суть этих вопросов состоит в том, что ряду специалистов не очень ясны преимущества предложенной еще в конце 80-х годов прошлого века отечественной вычислительной платформы. Многие спрашивают – а зачем предлагать технологию, принципиально неотличимую от хорошо себя зарекомендовавшей технологии программируемых интегральных логических схем (ПЛИС)? Действительно, надо ли вкладываться в создание собственной аппаратной среды, если есть ПЛИС таких монстров, как «Altera», «Xilinx»? По нашему мнению, вкладываться надо, и не только потому, что отличия отечественной технологии от тех же ПЛИС принципиальны и существенны, особенно в части задач поддержки отказоустойчивости и отказобезопасности интеллектуальных систем ВВТ, которые уже стали главным объектом поражения и хакерских атак в сетевых сценариях противоборств с применением роботизированных комплексов поля боя и беспилотных летательных аппаратов. Выход же элементной базы в нанометровый диапазон только усугубляет эту проблему, так как уже очевидно, что в перспективной элементной базе отказ становится не артефактом, а атрибутом.

Отсюда, чтобы вырваться в гонке за информационное превосходство, не догоняя зарубежных коллег, необходимо разрабатывать и развивать собственную вычислительную парадигму – одну из многих, постановочно равноправных, но содержательно и качественно неравновеликих с зарубежными.

Такая парадигма фактически лежит на поверхности, так как формально-логическую основу всей современной вычислительной техники составляют контекстно-свободные грамматики, единственной альтернативой которым могут быть только контекстно-зависимые грамматики, интерпретирующие задание приложений не в фиксированном, а в реально исполняемом операционном базисе. По существу, контекстно-зависимые грамматики в мире вычислительной техники использовались давно, но оказались незаслуженно забытыми при переходе от аналоговой к цифровой технике. Именно в аналоговых вычислительных машинах (АВМ) наглядно и прозрачно был реализован принцип контекстно-зависимых грамматик, поскольку «лексика» АВМ по существу состоит из наименований функциональных модулей, из которых конструируется финальный аналоговый вычислитель, а правила соединения этих модулей, т.е. различных модификаций операционных усилителей, составляют синтаксис «грамматики» АВМ.

Отечественная вычислительная платформа (ВП), о которой шла речь на указанном заседании и которую условно будем называть «Бит-матрица», служит основой неоднородных двухуровневых бортовых вычислительных комплексов и состоит из двух компонент – аппаратной и программной (см. рисунок). Аппаратная часть по существу представляет собой интегрированную подсистему субпроцессорной обработки данных на сверхпараллельных бит-поточковых матричных СБИС отечественной разработки минимальной номенклатуры и максимальной серийности, в совокупности формирующих адаптивную матричную вычислительную среду [1]. Настройка и (сверх)оперативная адаптация архитектуры последней на решение той или иной задачи с учетом

\* Известия Российской академии ракетных и артиллерийских наук. №3(83). 2014. с.84-87



действующей карты отказов осуществляется пользователем через специализированную программную инструментальную среду, построенную на принципах интерактивного графического (микро)программного конструирования [1]. В ней (инструментальной среде) основными элементами являются пиктограммы, каждой из которых соответствует элементарная операция, на которую может быть настроен соответствующий бит-процессор. Такой подход позволяет интерпретировать виртуальный чертеж вычислителя, сформированный на экране монитора ПК, соответствующей ему прямой аппаратной реализацией в физической среде матрицы бит-процессоров. Иными словами, в отличие от существующей процессорной техники пользователь способен фактически «конструировать» вычислитель под решение собственных задач, причем переключение между этими задачами осуществляется в темпе реального времени по командам от внешнего (по отношению к бит-матрице) контроллера, в роли которого может выступать любой подходящий (по разрядности и тактовой частоте) процессор.

– рекордно низкое удельное энергопотребление – 6..12 Вт/1 млрд. операций в секунду (в лучших современных мировых образцах такая производительность требует не менее 100Вт);

– высокий даже по современным меркам уровень отказоустойчивости – в темпе, близком к реальному времени, идентифицируется и парируется порядка 27..30 аппаратных отказов без ущерба для вычислительного процесса и при 30% резервировании (мировой уровень – не превышает трех-четыре отказов при трехкратном (300%) резервировании).

Последнее обстоятельство обеспечивает непревзойденную до сих пор «продолжительность жизни» вычислительной платформы – свыше 8 лет автономной непрерывной работы (без вмешательства человека-оператора), что особенно актуально для робототехники и аппаратуры воздушно-космического, морского и подводного базирования. В мировой практике гарантированный уровень непрерывной работы критически важных вычислителей (при трехкратном резервировании) не превышает 5 лет.

ВП «Бит-матрица» не критична к уровню производственной микроэлектронной технологии изготовления СБИС. В 1988 году изготовленные образцы микросхем прошли государственную приемку по форме 5 при топологических нормах в 3мкм. В настоящее время предлагается реализация указанной платформы на топологических нормах в 180 нм для эффективного решения «критических» задач информационного обеспечения боевых действий, для которых за рубежом используются технологии с нормами 14 нм.

В результате, при сопоставимых показателях качества вычислительных систем военного назначения удастся снизить «интеллектуальную» проектную нагрузку на отечественные микроэлектронные производства, повысить серийность и снизить накладные расходы, а вместе с ними сократить полный цикл бездефектного изготовления и соответственно цену выпускаемых СБИС на 30..40%.

Исходя из принципиальных особенностей своего построения, вычислительная платформа является «прозрачной» для пользователя, а существующая инструментальная (программная) среда позволяет эффективно настраивать (программировать) архитектуру вычислителя для решения «критических» задач, которые составляют интеллектуальную основу современных боестолкновений, развертывающихся по 30..40-секундным сценариям.

В вычислительной среде «Бит-матрица» принципиально отсутствуют доступные противнику системные и прикладные программные средства, что имеет место при использовании зарубежных комплектующих и их аналогов. Полностью национальные программно-аппаратные средства на порядки снижают вероятность потери управления «интеллектуальными» объектами ВВТ по причине (микро)программных диверсий, имеющих место в реальных боевых действиях. Более того, вычислительная среда «Бит-матрица» поддерживает криптостойкость не только процессов хранения и передачи, но и преобразования информации, что повышает эффективность использования «облачных вычислений» и устойчивость глобальных вычислительных сетей военного назначения.

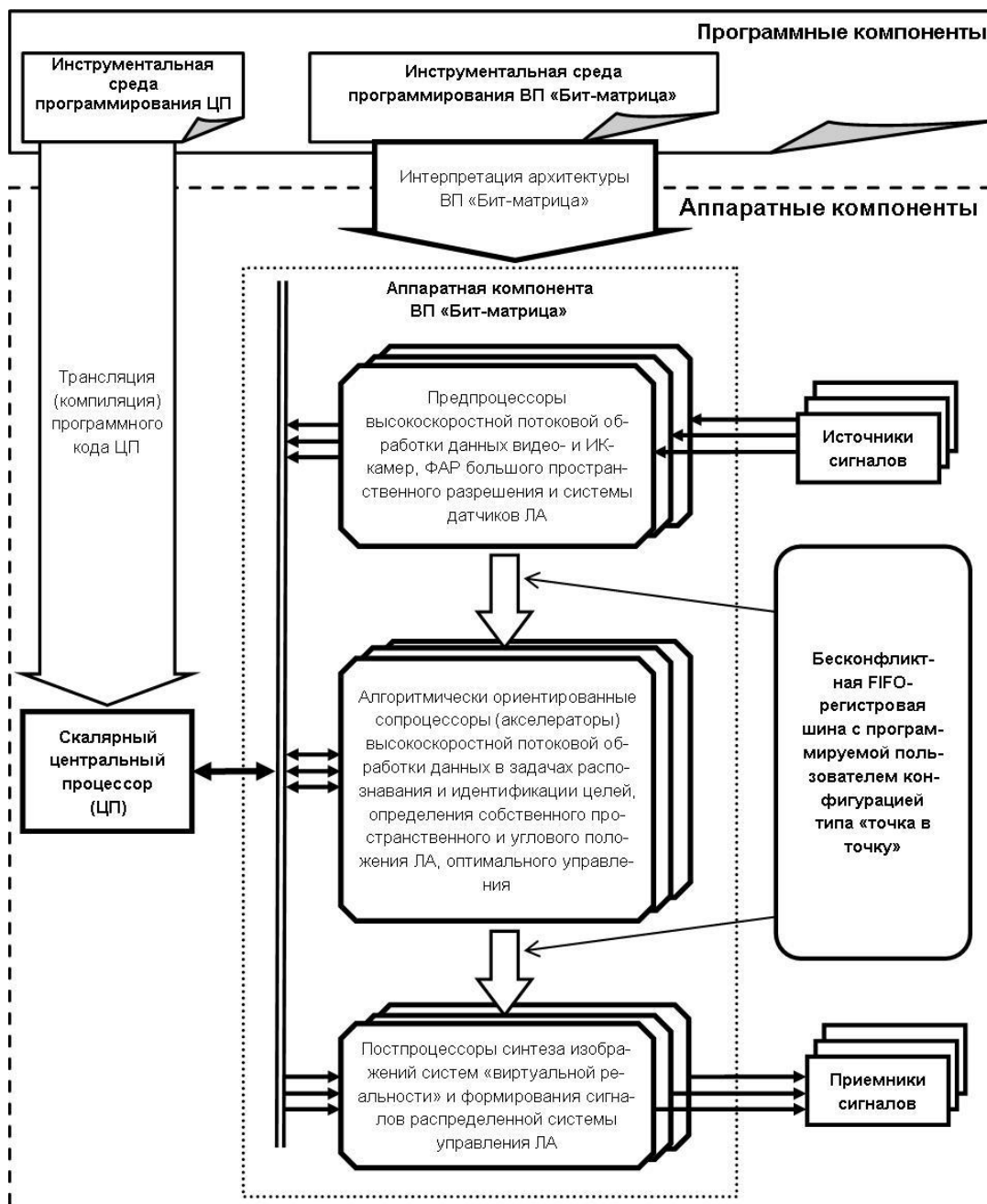


Рисунок 1 – Архитектурные особенности построения и работы неоднородных двухуровневых бортовых вычислительных комплексов

Отсюда, в апробированном на практике техническом решении был найден компромисс между прямо противоположными вычислительными технологиями, основанными на контекстно-свободных и контекстно-зависимых грамматиках.

Прототип ВП «Бит-матрица» был апробирован еще 1987 году [2]. Выполненный по заказу Минобороны СССР проект до настоящего времени не имеет мировых аналогов и на опытных образцах изделий ВВТ показал:

– вычислительную производительность – порядка 1 млрд. операций/сек в физических объемах 0,7..3 дм<sup>3</sup> (до сих пор соответствует мировому уровню);

Разработка и скорейшее внедрение указанной вычислительной платформы в образцах ВВТ позволит поэтапно отказаться от идеологии импортозамещения и выйти на новый конкурентный уровень, не «догоняя» передовые в технологическом отношении страны, а двигаясь своей колеей на путях технического прогресса.



### **Список литературы**

1. Алакоз Г.М., Курак М.В., Котов А.В. Вычислительные наноструктуры. Задачи, модели, структуры. Том (часть) 1. - «Основы информационных технологий» / Лаборатория знаний. Интернет-Университет Информационных Технологий – М.: ИНТУИТ. 2009, 487 с.
2. Однородные вычислительные структуры в системах связи /Под ред. А.А. Алексева – Л.: Военная академия связи. 1987
3. Cortex-A7 Processor. <http://www.arm.com/products/processors/cortex-a/cortex-a7.php>
4. Новые гибридные процессоры AMD Fusion: концепция, ключевые характеристики и преимущества. [http://www.amd.com/ru/partners/Documents/1102\\_RU.html#topic1](http://www.amd.com/ru/partners/Documents/1102_RU.html#topic1)